

VIII CAPITOLO

ELETTRONICA DI FRONT END

L'elettronica di front end si incarica della prima elementare elaborazione dei segnali prodotti da un rivelatore, per renderli idonei alla trasmissione su cavi (generalmente lunghi) fino al sistema di acquisizione dati: l'esigenza di contenere al minimo il rumore, sia stocastico che di interferenza, impone di posizionarla il più vicino possibile al rivelatore.

Nel nostro caso si tratta di generare un impulso digitale dalle caratteristiche definite in corrispondenza ad ogni segnale prodotto dalla camera. La richiesta di una elevata risoluzione temporale si traduce nel ridurre al minimo le variazioni tra l'istante di arrivo del segnale della camera e il fronte di quello inviato all'acquisizione¹.

Le caratteristiche che il front end deve possedere sono:

- basso rumore per rivelare la presenza di segnali, possibilmente fin dall'arrivo dei primi elettroni prodotti dalla traccia, e per poter usare bassi guadagni nei tubi (così da ridurre l'invecchiamento);
- uscita con fronti rapidi e con minimo ritardo rispetto all'ingresso;
- piccola variazione del ritardo dell'uscita in funzione dell'ampiezza del segnale di ingresso;
- basso consumo di potenza e minimo spazio occupato, dato l'elevato numero di canali e l'esigenza di ridurre lo spazio morto del rivelatore.

L'insieme di queste esigenze impone l'uso di un front end integrato: tra quelli già disponibili l'ASD8² è stato ritenuto un possibile candidato. Nella prima parte di questo capitolo se ne descriveranno brevemente le caratteristiche e gli inconvenienti, messi in luce da recenti prove al suo uso nelle camere a drift di CMS.

Si descriverà poi il MAD, il nuovo integrato custom sviluppato a Padova, di cui è stata completata la caratterizzazione e indicato un possibile miglioramento per il preamplificatore. Nella seconda parte del capitolo inizierà il lavoro per il progetto dello shaper, parte non ancora presente nel MAD, sulla scorta dei segnali acquisiti con

¹ L'utilizzo della tecnica del meantimer richiede anche l'uniformità del ritardo introdotto dall'elettronica di front end al variare del canale.

² Sviluppato originariamente per gli straw tubes di SDC^[F2].

la camera Q2, con il calcolo della costante di tempo del filtro di tail cancellation e il confronto con la formatura dell'ASD8.

VIII.1 L'INTEGRATO ASD8

L'ASD8 (8 channels Amplifier-Shaper-Discriminator) è un circuito integrato bipolare completamente differenziale, che contiene 8 canali costituiti ciascuno da un preamplificatore di carica, uno shaper e un discriminatore, progettato per i tubi a drift del rivelatore SDC (4 mm di diametro, dai 2 ai 4 m di lunghezza, capacità di circa 10 pF/m e con fattore di moltiplicazione attorno a 10^5 in CF_4). Nella Tabella VIII.1 sono riportate le proprietà più significative dichiarate dal produttore.

Tabella VIII.1

Preamplificatore	Guadagno	2.5 mV/fC
	Risetime	1.5 ns
	Zin	120 Ω (tra 0 e 30 MHz)
	Noise	850 e + 78 e/pF
	Power	3.5 mW
Shaper (cancellazione polo-zero, tripla integrazione e tail cancellation)	Guadagno in continua	2.2
	Peaking time	6÷7 ns
	Risoluzione doppio impulso	20 ns
	Integrazione	1.8 ns
	Tail cancellation (t_0)	1.5 ns
Discriminatore	Regolazione soglia	± 10 fC
	Uniformità della soglia	10%
	Offset	1 mV (0.05 fC)
	Power	7 mW
Driver (uscita differenziale)	Escursione livelli	250 mV (su 100 Ω)
	Power	3 mW (minimo)

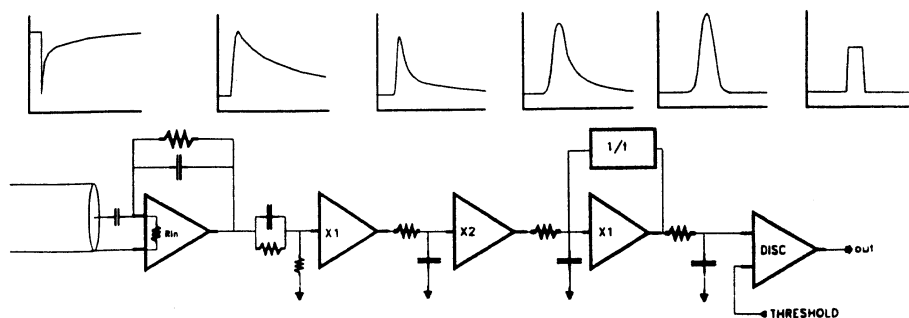


Figura VIII.1: catena di elaborazione di un canale dell'ASD8.

Nello schema di Figura VIII.1 è riportata la catena di elaborazione per un canale dell'ASD8: si nota il preamplificatore con il feedback costituito da una resistenza di 16

$K\Omega$ e una capacità di 0.33 pF, la cancellazione polo-zero della costante di tempo del preamplificatore, le tre integrazioni, il filtro di tail cancellation e il discriminatore.

Per verificare queste caratteristiche, l'integrato è stato recentemente sottoposto ad una serie di importanti verifiche^[F5] con le seguenti conclusioni:

- idoneo per quanto riguarda rumore, banda passante, consumo di potenza;
- insufficiente campo di regolazione della soglia e bassa uniformità della stessa fra chip diversi;
- time walk elevato per le esigenze di risoluzione spaziale richieste;
- durata dell'impulso di uscita assolutamente insufficiente a pilotare lunghi cavi come quelli previsti in CMS (circa 20÷30 m), che collegano il front end posto sulle camere con la sala controllo (prova eseguita durante un test-beam al CERN); è necessaria una larghezza minima di 50 ns;
- escursione dei livelli di uscita insufficiente per avere una buona immunità al rumore (circa 60+60 mV su un carico di 50+50 Ω);
- impossibile implementare un qualche tipo di programmazione (ad esempio la mascheratura dei canali rumorosi);
- necessità di tre linee di alimentazione con conseguente complicazione nel cablaggio dei fili.

VIII.2 IL NUOVO INTEGRATO DI FRONT END

Il MAD è un prototipo che utilizza la tecnologia BiCMOS a 1.2 μm della AMS (Austria Mikro Systeme) per realizzare l'elettronica di front end delle camere a drift.

Il chip contiene due canali indipendenti costituiti ciascuno da un preamplificatore di carica seguito da un discriminatore veloce, da un monostabile e da un driver capace di pilotare lunghi cavi twisted pair. Le figure della pagina seguente mostrano la piedinatura e il diagramma a blocchi; il significato dei vari segnali è riportato nella Tabella VIII.2 della stessa pagina.

Il chip di 2.1 mm di lato è racchiuso in un contenitore CLCC (tipo J) a 28 pin, è suddiviso in due sezioni simmetriche che costituiscono i due canali; la parte analogica (preamplificatore) di ciascuna sezione è completamente separata dalla corrispondente parte digitale per permettere il test. Anche le alimentazioni della parte analogica e digitale sono tenute separate.

Il preamplificatore di carica ha una costante di integrazione di 50 ns, una sensibilità di 2 mV/fC (per una delta di ingresso) e rumore di 1000 elettroni rms senza capacità in ingresso con pendenza di 50 elettroni/pF su una larghezza di banda di 500 MHz.

La potenza richiesta è di soli 4 mW per canale alla tensione di alimentazione di 5 V; l'amplificatore satura ad 1 pC di ingresso, ha un'impedenza di ingresso di 180 Ω e uno slew rate di 400 V/ μs .

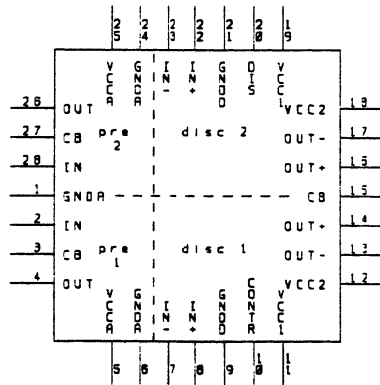


Figura VIII.2: piedinatura del MAD.

Tabella VIII.2

DISCRIMINATORE		PREAMPLIFICATORE	
Pin	Segnale	Pin	Segnale
V _{cc1}	alimentaz. +5 V	V _{ccA}	alimentaz. +5 V
V _{cc2}	alimentaz. +2.5 V	OUT	uscita
IN ₊ , IN ₋	ingressi	IN	ingresso
OUT ₊ , OUT ₋	uscite	CB	rif. Cascode
CONTR	controllo impulso monostabile	GNDA	massa analogica
DIS	abilitazione monostabile		
CB	generatore di V _{3Vbe}		
GNDD	massa digitale		

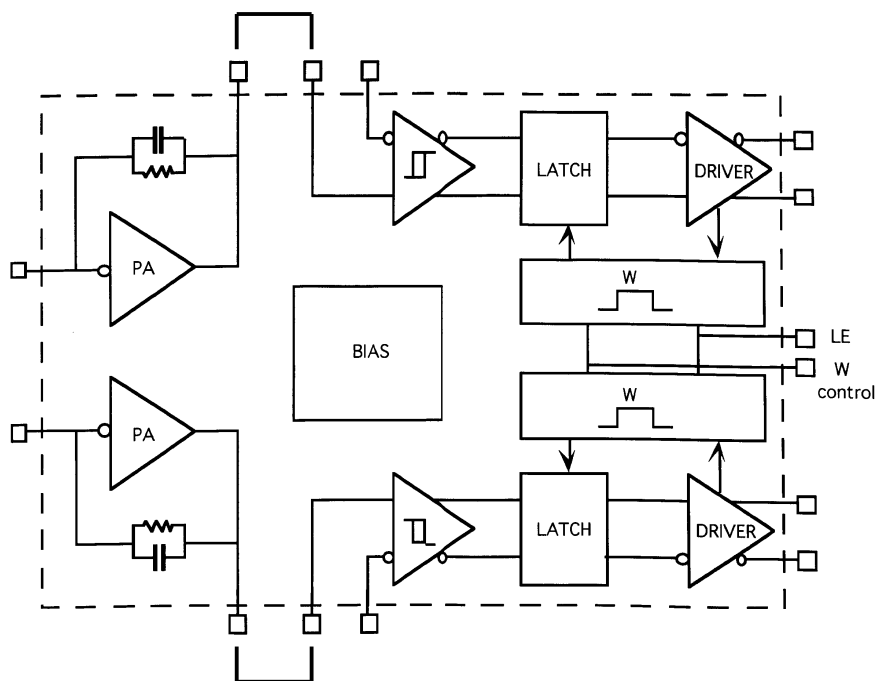


Figura VIII.3: diagramma a blocchi del MAD.

La parte digitale si compone di un discriminatore, una memoria, un monostabile e un driver d'uscita. Il discriminatore accetta ingressi di modo comune da 1 V a 4 V ed è dotato di una isteresi di 2 mV per garantire una buona immunità al rumore e per sveltire i fronti dei segnali. Il driver d'uscita è di tipo differenziale a bassa potenza (meno di 20 mW per canale) alimentato a 2.5 V, capace di pilotare carichi da 50+50 Ω con variazioni d'ampiezza di 300+300 mV.

Monostabile e memoria vengono utilizzati per produrre un'uscita di durata prestabilita indipendentemente dalla durata del segnale prodotto dal discriminatore: la commutazione dell'uscita del driver dà avvio all'impulso del monostabile, che abilita a sua volta la funzione di memoria: a questo punto l'uscita rimane fissa anche se il segnale del discriminatore cambia. La durata dell'impulso è regolabile da 20 ns a 150 ns in modo da pilotare con sicurezza anche cavi molto lunghi; questa funzione viene abilitata da un opportuno segnale esterno. La potenza richiesta dalla parte digitale, escluso il driver d'uscita è di circa 10 mW per canale.

Il chip ha già avuto due produzioni: la prima, limitata a 10 esemplari, con un difetto nel valore delle resistenze abbassato di un fattore 2³ per un errore di produzione della maschera e la seconda in 70 esemplari con valori nominali. Le differenze maggiori tra i due run riguardano il consumo di potenza, 30 mW per la versione corretta e 40 mW per quella sbagliata (si considera la dissipazione di un canale), tutte le altre caratteristiche mostrano variazioni minime. Questo errore ha comunque messo in luce la robustezza dell'integrato rispetto a variazioni estreme dei valori dei componenti.

Le prove finora eseguite hanno confermato i risultati delle simulazioni e quindi la possibilità di integrare in un singolo chip l'elettronica di lettura per tubi a drift veloci con bassa dissipazione di potenza. Il problema maggiore è stato riscontrato nel piuttosto alto crosstalk tra i due canali del preamplificatore (circa l'1%), comunque facilmente risolvibile curando le connessioni di massa nel chip.

Buone sono risultate le prestazioni al variare della temperatura ambientale e della tensione di alimentazione.

Per la parte analogica i test hanno confermato l'isteresi a 2 mV e l'offset a circa 0.5 mV. Inoltre, caratteristica molto importante per l'utilizzo in CMS, l'uniformità della soglia fra i canali: le variazioni sono inferiori ad 1 mV (considerando sia l'isteresi che l'offset) permettendo l'utilizzo sicuro di una soglia molto bassa. Molto buona anche l'uniformità del ritardo di propagazione, attorno a 0.1 ns RMS.

La minima durata dell'impulso del discriminatore per triggerare il monostabile è inferiore ai 5 ns ed il tempo morto attorno ai 10 ns (è il tempo necessario per

³ Le resistenze dimezzate sono quelle realizzate in polisilicio 2 (la fonderia rende infatti possibili due strati diversi di polisilicio).

ripristinare il monostabile alle condizioni di riposo, in modo che il successivo impulso abbia la piena durata prestabilita).

L'integrato è ancora in fase di sviluppo, in particolare l'evoluzione del chip potrà avvenire nella direzione seguente:

- ulteriore ottimizzazione delle prestazioni;
- aggiunta di un qualche tipo di amplificazione e formatura;
- aggiunta di un preciso riferimento di tensione a band-gap;
- scaling alla tecnologia a 0.8 μm con miglioramento nella velocità e nella dissipazione di potenza;
- aggiunta di logica di controllo (ad esempio per mascherare i canali rumorosi del rivelatore) utilizzando le Standard Cells disponibili nella tecnologia BiCMOS della AMS;
- adozione di livelli standard a basso consumo per i segnali di uscita per avere la massima flessibilità nella progettazione dei ricevitori nel sistema di acquisizione;
- migliore adattamento dell'impedenza di ingresso con quella dei tubi a drift;
- integrazione di altri due canali nel chip.

VIII.3 IL PREAMPLIFICATORE DEL MAD

Nella Figura VIII.4 è presentato lo schema completo del preamplificatore. Vengono evidenziati i pad di ingresso e uscita, il condensatore C_{ext} non fa parte del chip ma viene posto all'esterno; vicino a ciascun nodo viene indicata in neretto la tensione in continua corrispondente.

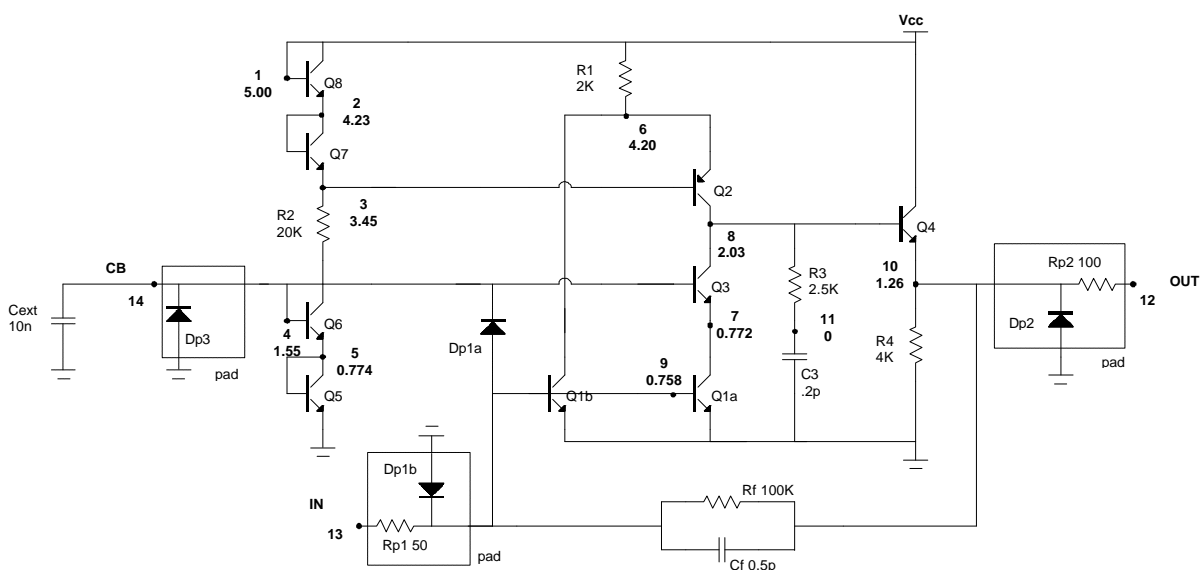


Figura VIII.4: schema del preamplificatore con indicate in neretto le tensioni in continua.

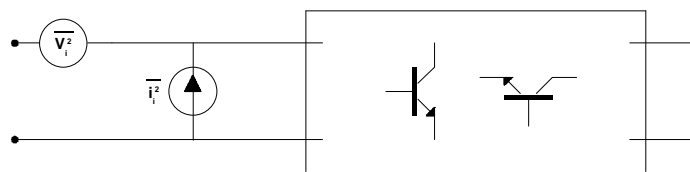
Il circuito è basato su un cascode misto folded-unfolded che pilota lo stadio emitter follower d'uscita. I transistor Q_{1b} e Q_2 costituiscono il folded cascode, mentre la coppia Q_{1a} e Q_3 l'unfolded: Q_2 costituisce il carico attivo di Q_3 e viceversa. I transistor Q_5 - Q_8 formano il circuito di polarizzazione per i due transistor in configurazione base-comune del cascode. Il transistor Q_4 è l'emitter follower che disaccoppia il nodo d'alta impedenza **8** dall'uscita e pilota il pad d'uscita: il livello in continua del nodo **OUT** si trova a circa 1.2 V, l'escursione massima è di 2 V. La corrente nei transistor Q_{1a} e Q_{1b} è fissata dalla resistenza R_I ai cui capi c'è una caduta di tensione pari ad un diodo; poiché i due transistor hanno la stessa V_{be} , lavorano con la stessa corrente di collettore.

La rete di feedback è costituita dalla resistenza R_f e dalla capacità C_f , che introducono nella risposta in frequenza un polo a circa 3.2 MHz (costante di tempo di 50 ns). La serie costituita da R_3 e C_3 introduce uno zero nel guadagno a loop aperto in prossimità del secondo polo, permettendo un aumento del margine di fase ed una maggiore stabilità dell'amplificatore.

La scelta dei componenti per un preamplificatore di carica deve tenere conto sostanzialmente di tre cose:

- alto guadagno a loop aperto in modo da desensibilizzare il comportamento dell'amplificatore dalla capacità variabile di ingresso costituita dal rivelatore;
- larghezza di banda ampia per non introdurre poli indesiderati nella risposta in frequenza a loop chiuso;
- basso rumore (lo stadio di ingresso infatti è sempre la parte più critica da questo punto di vista).

La questione del rumore merita un approfondimento: nella Figura VIII.5 sono rappresentati i generatori di rumore equivalenti all'ingresso per un transistor (non ci sono sostanziali differenze per le tre configurazioni), avendo trascurato i contributi minori ed il rumore flicker⁴.



$$\frac{\overline{v_i^2}}{df} = 4kT \left(r_b + \frac{1}{2g_m} \right) \quad \frac{\overline{i_i^2}}{df} = 2q \left(I_B + \frac{I_C}{|b(j\omega)|^2} \right)$$

Figura VIII.5: generatori di rumore all'ingresso per un transistor bipolare.

⁴ Ricordiamo^[G2] che negli amplificatori con feedback i generatori equivalenti di rumore all'ingresso possono essere portati inalterati fuori dall'anello di reazione e che il feedback non influenza il rapporto segnale-rumore.

Il contributo maggiore al rumore è dovuto alla coppia Q_{1a} e Q_{1b} e alla resistenza di feedback R_f . Dalle formule riportate nella figura precedente si vede che il rumore serie è piccolo con r_b piccola e grande transconduttanza, mentre quello parallelo con I_B ed I_C piccole: questo è garantito dall'elevato guadagno in corrente β dei transistor essendo trascurabile il contributo di I_C .

Altre sorgenti di rumore sono costituite dalla resistenza R_I e dai due transistor Q_2 e Q_3 ; il doppio cascode contribuisce a diminuire il rumore di questi ultimi dimezzando la loro corrente di collettore.

Infine è fondamentale il condensatore C_{ext} per ridurre il rumore serie di Q_3 e del circuito di polarizzazione: la sua presenza riduce il rumore totale del 20%.

A parte quelli per le alimentazioni e le masse, ogni pad è provvisto di due diodi uno a massa e uno verso la tensione di alimentazione a parte l'ingresso (nella figura ne viene mostrato uno, D_p) e una resistenza per la protezione contro sovratensioni; i pad sono poi connessi ai pin esterni dell'integrato. Nel pad di ingresso è stata utilizzata una resistenza da 50 Ω al posto di quella da 100 Ω per diminuire il contributo al rumore serie; tale resistenza non influisce sulla banda passante.

VIII.3.1 Proposta per un miglioramento

Come abbiamo appena visto per un basso rumore è essenziale l'utilizzo del condensatore C_{ext} nel circuito di polarizzazione del transistor Q_3 . A causa del valore elevato (10 nF) questo condensatore non è integrabile e quindi deve essere posto all'esterno: il numero di canali previsti per CMS ne richiede però una grande quantità. Nella Figura VIII.6 sono presentati, oltre a quello finora utilizzato (caso A), altri due possibili circuiti di polarizzazione completamente integrabili.

I circuiti (simili a quello utilizzato per il carico attivo dell'amplificatore di corrente) sono basati sull'utilizzo di un transistor Q_p per realizzare la polarizzazione del cascode: nel caso B per entrambi i transistor in configurazione base-comune, nel caso C solo per Q_3 .

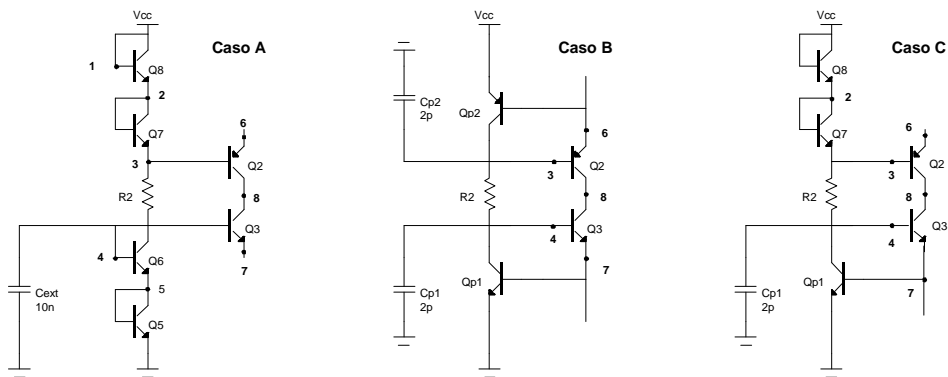


Figura VIII.6: due possibili polarizzazioni del cascode (B e C) oltre a quella usata (A).

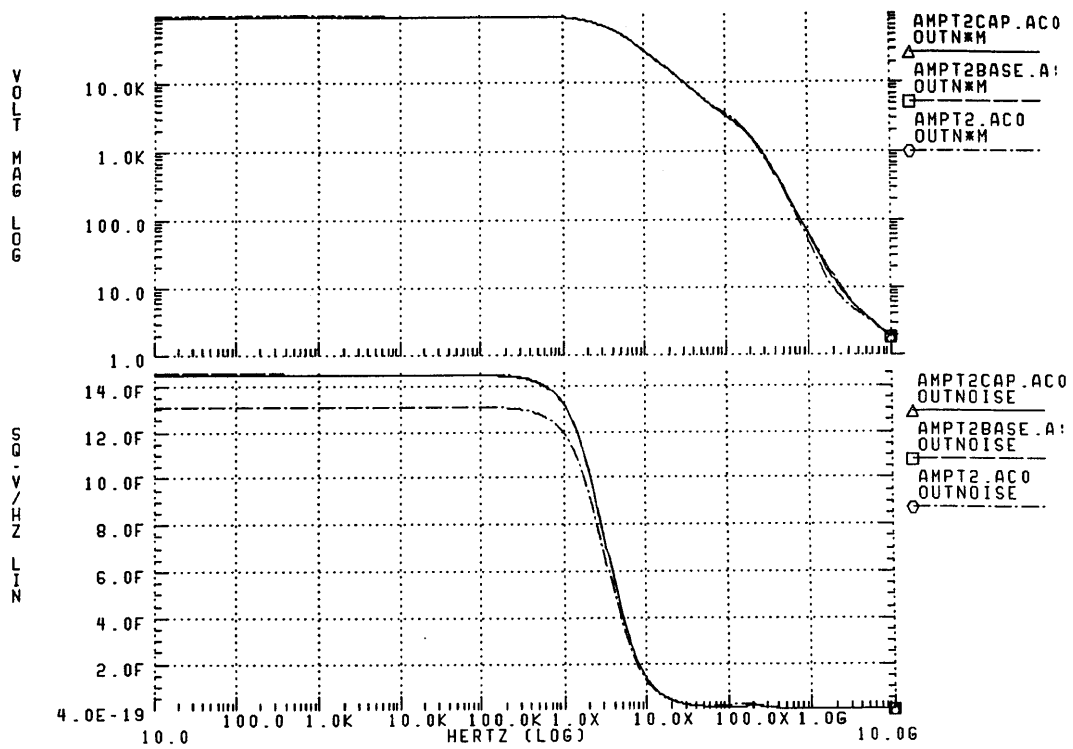


Figura VIII.7: risposta in frequenza e rumore a loop chiuso nei casi A (AMPT2BASE), B (AMPT2) e C (AMPT2CAP) di polarizzazione del cascode.

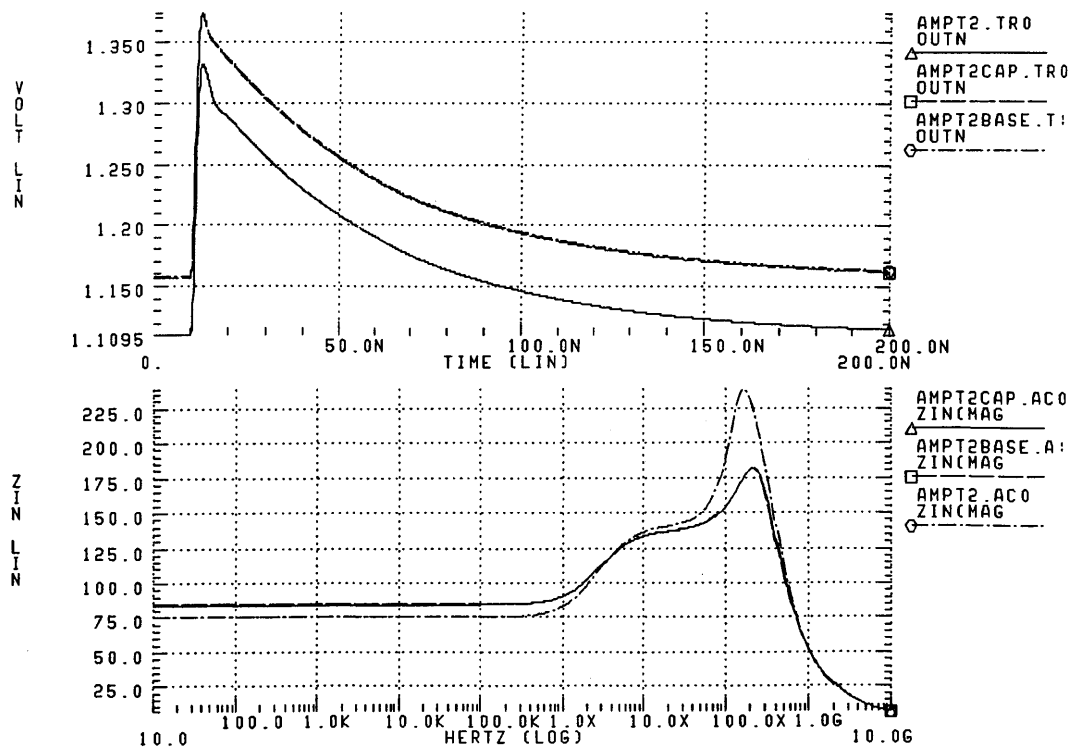


Figura VIII.8: risposta alla delta e impedenza di ingresso nelle tre ipotesi di polarizzazione del cascode (stessi casi di Figura VIII.7).

Nella spiegazione che segue ci riferiamo alla polarizzazione di Q_3 ; il circuito sfrutta il feedback negativo realizzato da Q_{p1} per ottenere tre vantaggi^[F4]:

- l'impedenza di ingresso vista dal transistor ad emettitore comune del cascode è minore, con conseguente aumento della sua transconduttanza (utile, come si è visto, per diminuire il rumore);
- aumenta l'impedenza di uscita di Q_3 e quindi il guadagno;
- diminuisce il contributo al rumore di Q_3 : a causa della proprietà di massa virtuale del feedback parallelo il generatore di rumore serie di Q_3 si manifesta al collettore di Q_{p1} piuttosto che all'interno della base di Q_3 , perciò non contribuisce al rumore totale (a questo si deve però aggiungere il rumore dovuto a Q_{p1}).

Nella Figura VIII.7 in alto è presentata la risposta in frequenza dell'amplificatore nei tre casi; in basso si vede lo spettro di rumore totale in uscita al nodo **OUT**. Nel caso B non sono presenti i condensatori C_{p1} e C_{p2} in modo da verificarne o meno la necessità. Dalla figura si nota che la risposta in frequenza nel caso B presenta due anomalie in corrispondenza alla diminuita efficacia dei due transistor aggiunti: a circa 100 MHz per il pnp Q_{p2} , poco oltre il GHz per l'nnp Q_{p1} . La correzione di questi effetti ha consigliato l'aggiunta dei due condensatori: l'elevata frequenza per Q_{p1} permette l'utilizzo di un condensatore dell'ordine del pF diversamente da quanto avviene per Q_{p2} , da ciò è nato il circuito C.

Lo spettro di rumore riportato nella Figura VIII.7 in basso evidenzia che a basse frequenze il circuito B è meno rumoroso; per indagare più a fondo questo fatto abbiamo calcolato il rumore a varie larghezze di banda, a partire dalla frequenza di 0 Hz, come mostra la Figura VIII.9: il vantaggio si perde a frequenze dell'ordine dei 100 MHz per poi avere un netto peggioramento.

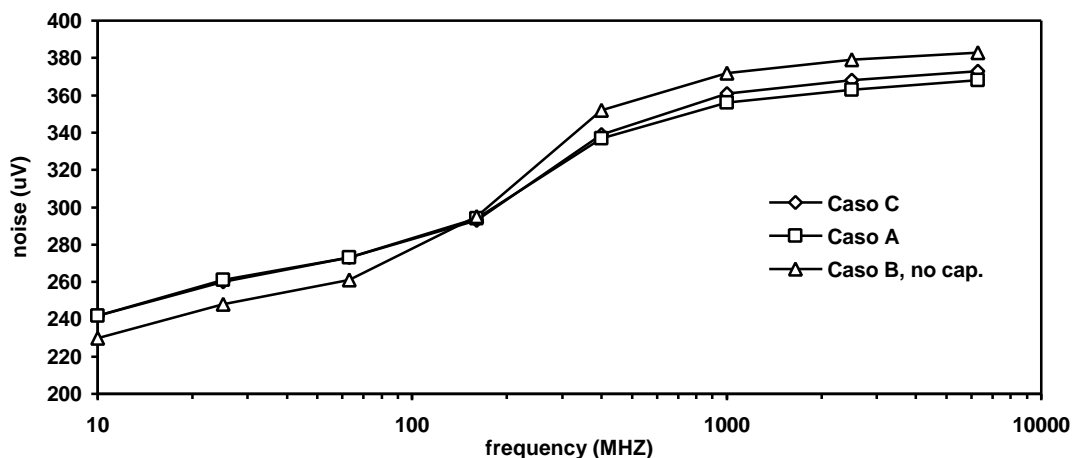


Figura VIII.9: rumore in uscita in funzione della larghezza di banda a partire da 0 Hz, per le tre configurazioni considerate in Figura VIII.7.

Nella Figura VIII.8 di pagina 9 in alto, viene mostrata la risposta ad una delta di corrente del preamplificatore nei tre casi già considerati nella figura precedente: non si notano differenze sostanziali o presenza di oscillazioni indicative di instabilità del circuito nei casi A e C, leggermente peggiore il caso B.

In basso si vede invece l'impedenza di ingresso, sempre per gli stessi casi; a tutte le frequenze i casi A e C sono praticamente identici.

In conclusione possiamo dire che il caso C pur lasciando praticamente invariate tutte le caratteristiche del preamplificatore riduce il valore richiesto alla capacità al pF che quindi diventa facilmente integrabile.

VIII.3.2 Impedenza di ingresso dell'amplificatore

L'impedenza di ingresso si può ricavare facilmente applicando il teorema di Miller; supponendo che la risposta a loop aperto abbia un polo dominante:

$$a = \frac{a_0}{1 + s\tau_d}$$

si ricava per la Z_{in} :

$$Z_{in} \approx -\frac{R_f}{1 + sR_f C_f} \frac{1 + s\tau_d}{a_0} = -\frac{R_f}{1 + sR_f C_f} \frac{1 + s\tau_d}{g_m R_c}$$

essendo τ_d la costante di tempo corrispondente a tale polo e a_0 il guadagno a loop aperto dell'amplificatore (negativo, dato che l'amplificatore è invertente), esplicitato nella seconda relazione (g_m ed R_c devono intendersi riferiti ad entrambi i cascode).

VIII.3.2.1 Simulazioni

Nella Figura VIII.11 è data la risposta in frequenza a loop aperto dell'amplificatore. Da questa si vede che il polo dominante è attorno al MHz mentre quello del feedback è di 3.2 MHz: si spiega così, utilizzando la formula precedente, l'andamento della Z_{in} in Figura VIII.10 in alto, il picco alle alte frequenze è dovuto al secondo polo dell'amplificatore e alla diminuzione dell'impedenza di ingresso open loop.

Nella stessa figura è mostrato anche l'andamento dell'impedenza di ingresso per gli integrati con resistenze dimezzate (R_1 , R_2 , R_3 ed R_4): la curva è costante fino al picco ad alta frequenza con perfetta cancellazione polo-zero nella formula della Z_{in} .

Nella Figura VIII.10 in basso è stata simulata l'impedenza di ingresso, sia per i valori nominali che per quelli dimezzati, con in serie all'ingresso dell'amplificatore la capacità di 470 pF utilizzata nella camera a deriva per disaccoppiare l'ingresso del circuito dall'alta tensione dei fili: come si vede il valore a basse frequenze non crea alcun problema e per i segnali l'impedenza è di circa 140 Ω .

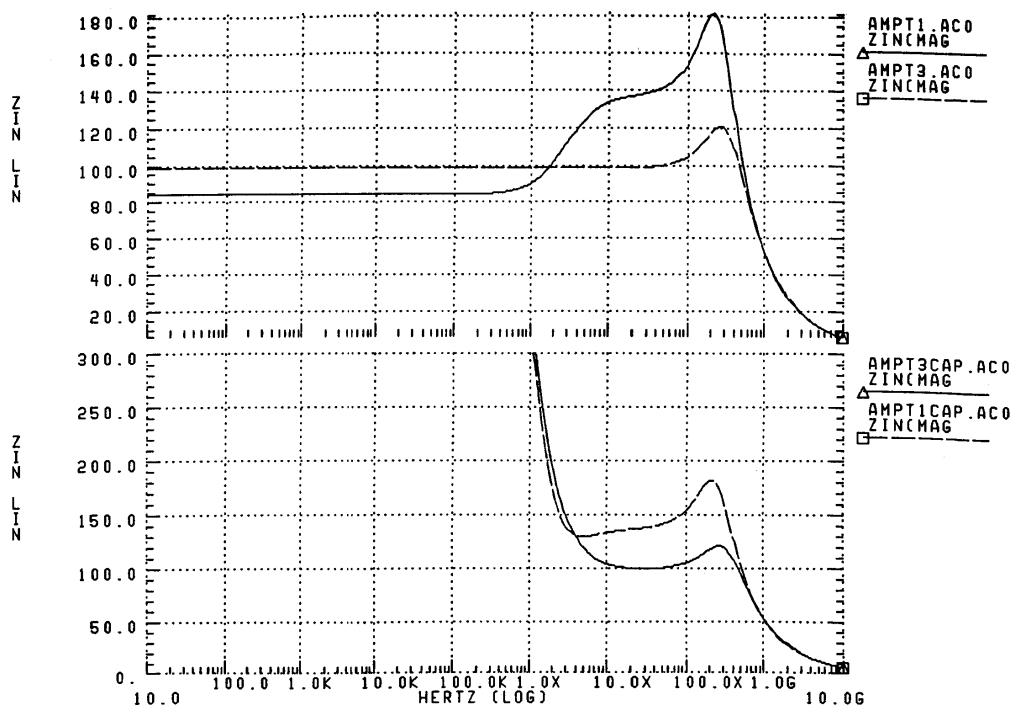


Figura VIII.10: impedenza di ingresso del preamplificatore con resistenze normali (AMPT1) e dimezzate (AMPT3), nella figura inferiore con capacità da 470 μ F in serie all'ingresso.

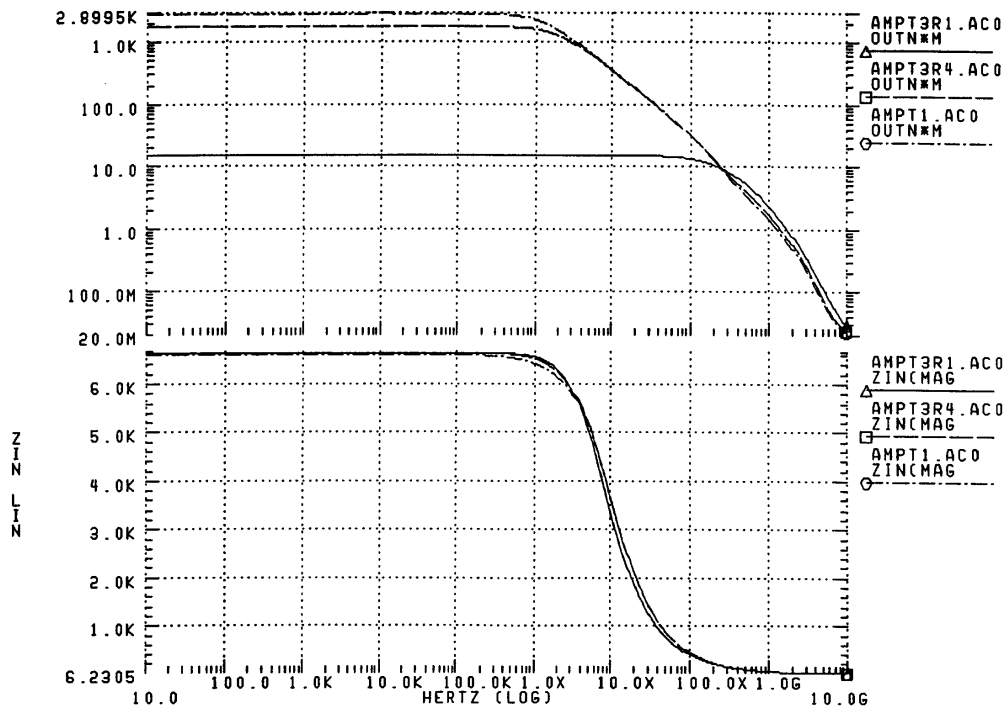


Figura VIII.11: funzione di trasferimento con stimolo in tensione e impedenza di ingresso open loop, per il preamplificatore con resistenze normali (AMPT1), con R_1 dimezzata (AMPT3R1) e R_4 dimezzata (AMPT3R4).

Per approfondire la causa della notevole variazione dell'impedenza nel caso di resistenze dimezzate, abbiamo simulato il circuito mantenendo ai valori nominali tutte le resistenze tranne una: il dimezzamento di R_2 ed R_4 è praticamente ininfluenza come ci si poteva aspettare.

Nella Figura VIII.11 in basso si vede subito che l'effetto è soprattutto dovuto alla resistenza R_1 il cui dimezzamento diminuisce drammaticamente il guadagno a loop aperto e sposta il polo dominante oltre i 100 MHz: questa resistenza regola infatti le correnti di polarizzazione di tutto lo stadio di ingresso e attraverso il feedback della tensione in continua d'uscita, che viene innalzata per far fronte alla maggiore corrente di polarizzazione delle basi dei transistor di ingresso con la conseguenza di portare al quasi spegnimento del transistor Q_2 .

L'effetto di R_4 è meno forte: diminuisce l'impedenza di ingresso dello stadio ad emettitore comune e quindi il guadagno dell'amplificatore con la conseguenza di avere un valore maggiore nella Z_{in} a basse frequenze; comunque non vengono eccessivamente variati i punti di lavoro dei transistor.

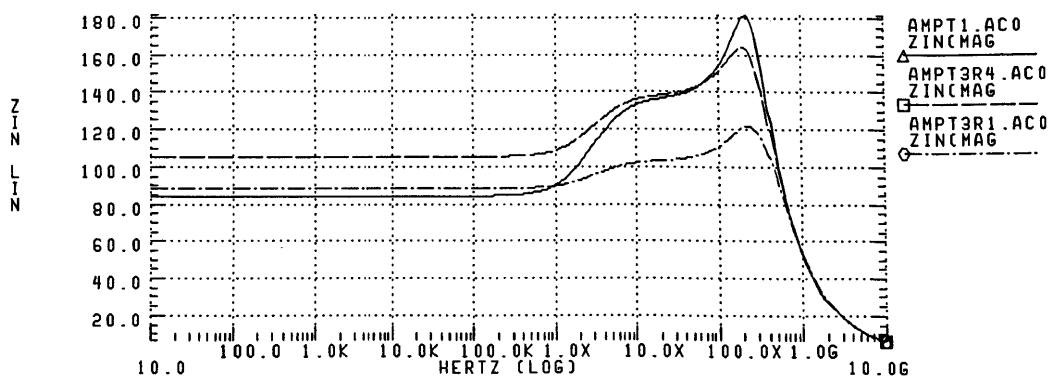


Figura VIII.12: impedenza di ingresso a loop chiuso, per il preamplificatore con resistenze normali (AMPT1), con R_1 dimezzata (AMPT3R1) e R_4 dimezzata (AMPT3R4).

VIII.3.2.2 Misura con impedenzometro

A completamento di una serie di misure sul MAD eseguite nei primi mesi del '96, abbiamo determinato l'impedenza di ingresso del preamplificatore con l'analizzatore di rete HP più volte utilizzato. Le misure sono state fatte sia nella versione con resistenze dimezzate che in quella corretta.

Nel grafico di Figura VIII.13 si vedono i risultati delle misure: per i due integrati è stata determinata la resistenza di ingresso di entrambi i canali, non essendoci grosse differenze nel grafico è riportato solo un canale per chip.

L'accordo con le simulazioni non è molto buono: in entrambi i casi la resistenza a basse frequenze è minore e quella a medie maggiore, specialmente nell'integrato con le resistenze dimezzate.

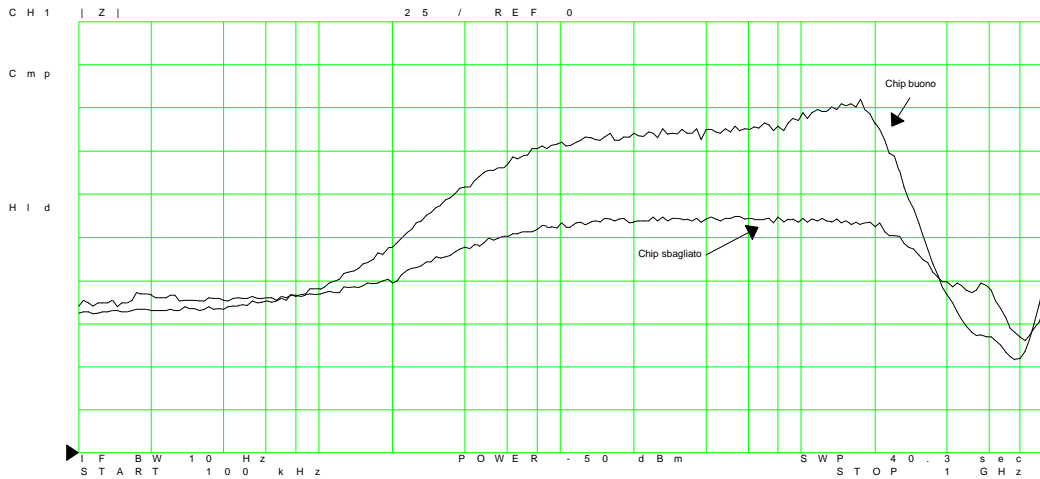


Figura VIII.13: impedenza di ingresso del preamplificatore per i due chip.

Nel caso di resistenze normali sembra che il polo dominante dell'amplificatore sia a frequenze più basse e ciò rende conto della maggiore resistenza a frequenze medie. Per le resistenze dimezzate il valore, soltanto leggermente maggiore nella resistenza a basse frequenze, indica che la diminuzione del guadagno a loop aperto non è così drammatica come evidenziano le simulazioni.

VIII.4 MISURA DEL TIME WALK E DELLA RISOLUZIONE

Una caratteristica fondamentale che deve possedere il front end è quella di avere una piccola variazione del ritardo rispetto a segnali di diverse ampiezze. Questo comportamento è definito come time walk e dipende dal tempo di salita del preamplificatore e da quello di risposta del driver.

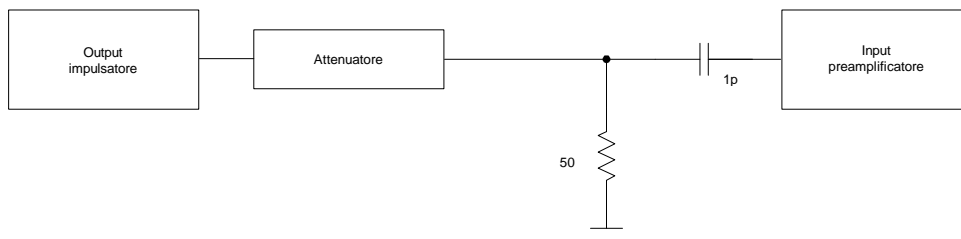


Figura VIII.14: circuito per iniettare il segnale nel preamplificatore.

Per misurarlo, l'uscita del preamplificatore è stata connessa all'ingresso del discriminatore e, attraverso una piccola capacità, è stata iniettata una carica variabile all'ingresso con un impulsatore terminato sulla sua impedenza caratteristica, come si vede nella Figura VIII.14.

La misura è stata eseguita mantenendo una soglia di circa 2 fC per il discriminatore e variando i segnali di ingresso da 3 fC a 1 pC. Nel grafico di Figura VIII.15 sono

mostrati il segnale di ingresso e quelli di uscita per le cariche iniettate di 3 fC, 10 fC e 1 pC, il valore massimo di time walk risulta di 1.88 ns. Dalla figura si nota anche l'ottima risposta del circuito, con un ritardo di 3 ns (per un ingresso di 1 pC) e il piccolo risetime (2.5 ns indipendentemente dall'ingresso) dell'uscita del discriminatore. L'analogia misura fatta con l'ASD8, che ha fornito il valore di 4.5 ns (soglia a 4 fC, segnale tra 5 fC e 1 pC), dimostra il comportamento molto superiore del MAD.

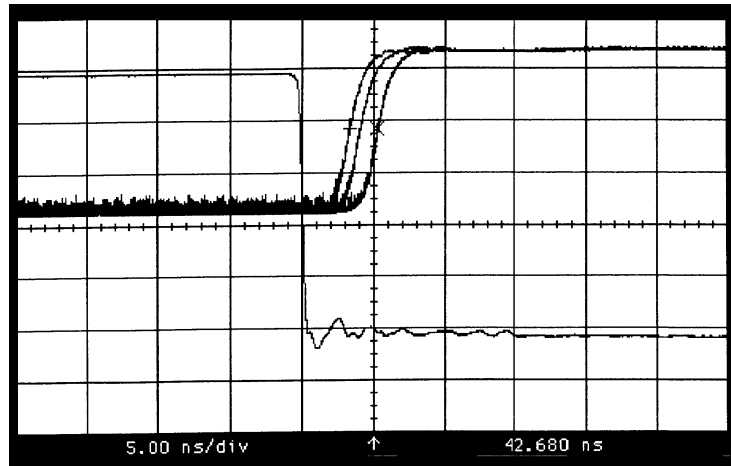


Figura VIII.15: determinazione del time walk (input a 200 mV/div, output a 100 mV/div, time a 5 ns/div).

Abbiamo infine determinato, ad una fissata soglia del discriminatore, la dispersione del ritardo per varie cariche in ingresso utilizzando le stesse modalità usate per la misura del time walk, questa misura dà la risoluzione temporale intrinseca del circuito dovuta al rumore del preamplificatore e del discriminatore.

Tabella VIII.3

Input	Ritardo	RMS
1.5 fC	33.97 ns	0.75 ns
2 fC	32.83 ns	0.36 ns
3 fC	31.92 ns	0.19 ns
4 fC	31.45 ns	0.14 ns
5 fC	31.23 ns	0.11 ns
10 fC	30.37 ns	63 ps
100 fC	29.64 ns	35 ps
1 pC	29.47 ns	32 ps
1.5 pC	29.47 ns	30 ps

Nella Tabella VIII.3 vengono mostrati i risultati; bisogna notare che al valore della carica in ingresso si deve sottrarre l'isteresi del discriminatore (1 fC) per ottenere

l'effettiva ampiezza dei segnali e che il ritardo comprende quello dovuto ai cavi di collegamento (circa 26 ns).

Come si vede anche per segnali decisamente bassi l'RMS è inferiore al ns. Il ritardo del circuito subisce una variazione massima, tra le soglie considerate, di circa 4.4 ns.

I dati della Tabella VIII.3 vengono presentati graficamente nella Figura VIII.16.

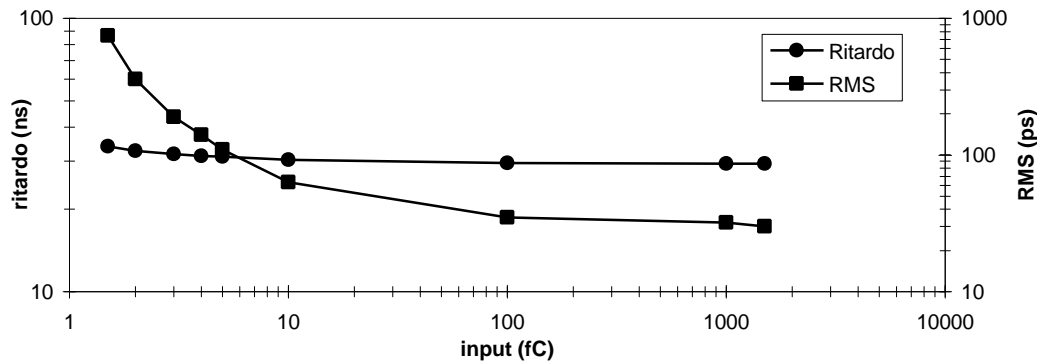


Figura VIII.16: grafico logaritmico del ritardo e della risoluzione intrinseca del circuito.

VIII.5 TAIL CANCELLATION

Come già detto il segnale in corrente, almeno fino a quando il campo elettrico è inversamente proporzionale alla distanza dal centro della cella, ha la forma seguente:

$$i(t) = \frac{k}{t + t_0}$$

con una discesa abbastanza lenta. Ad esempio il tempo necessario perché il segnale scenda ad un n -simo del suo valore massimo è:

$$t_s = t_0(n - 1)$$

supponendo $n=100$ e $t_0=5$ ns otteniamo il valore di circa 500 ns.

La necessità di operare a rate elevati richiede la soppressione di questo lungo decadimento con una opportuna formatura (*tail cancellation*)^{[F1], [F2]}, per evitare fenomeni di pile up.

In realtà un tempo di salita uguale a zero è fisicamente impossibile (in questo caso limitato ad esempio dal tempo di sviluppo delle valanghe, dal tempo necessario alla saturazione nella velocità di drift degli ioni e dalla transizione del segnale lungo il filo) quindi, più esattamente possiamo scrivere:

$$i(t) = i_0(t) \frac{1}{1 + \frac{t}{t_0}} = i'_0(t) * h(t)$$

dove il primo termine rende conto della forma iniziale del segnale, scritto nella seconda espressione in modo da considerare la $i(t)$ come la risposta ad un ipotetico filtro $h(t)$ di un segnale fittizio $i'_o(t)$.

Vogliamo costruire un filtro $F(s)$ che elimini il più possibile la $h(t)$, cioè tale che la sua convoluzione con $f(t)$ sia circa 1:

$$h(t) * f(t) \approx 1$$

Per procedere conviene approssimare la funzione $h(t)$ con una somma di tre esponenziali di opportune costanti di tempo^[F1]:

$$h(t) \approx e(t) = Ae^{-\frac{t}{a t_0}} + Be^{-\frac{t}{b t_0}} + Ce^{-\frac{t}{g t_0}}$$

$$A = 0.79 \quad B = 0.185 \quad C = 0.024$$

$$a = 1.6 \quad b = 13.5 \quad g = 113$$

la Figura VIII.17 mostra la differenza tra la funzione reale e quella approssimante: la differenza è minima, ben presto minore dell'1%.

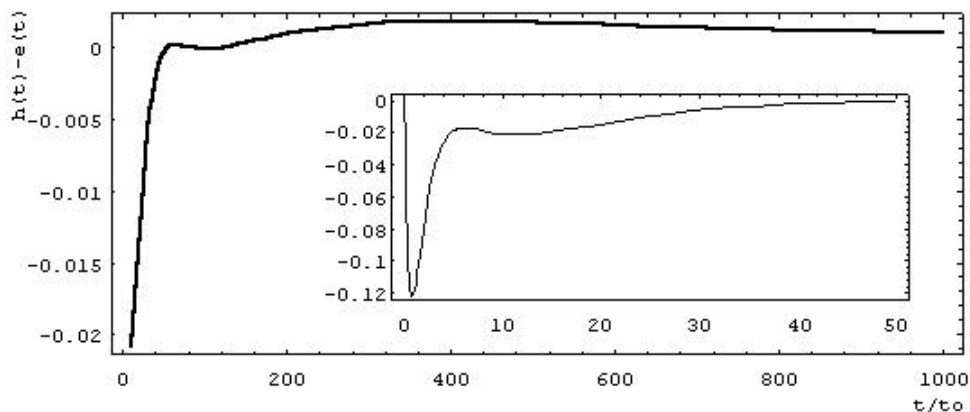


Figura VIII.17: differenza tra $h(t)$ e funzione approssimante.

La trasformata di Laplace di $h(t)$ è allora la funzione seguente:

$$H(s) = \frac{A}{s + \frac{1}{a t_0}} + \frac{B}{s + \frac{1}{b t_0}} + \frac{C}{s + \frac{1}{g t_0}}$$

da cui sviluppando si ottiene:

$$H(s) = \frac{P_2(s)}{\left(s + \frac{1}{a t_0}\right) \left(s + \frac{1}{b t_0}\right) \left(s + \frac{1}{g t_0}\right)}$$

con a numeratore un polinomio di 2° grado.

A questo punto è facile eliminare le due costanti di tempo più grandi con un filtro che realizzi una doppia cancellazione polo-zero:

$$F(s) = \frac{\left(s + \frac{1}{at_0}\right)\left(s + \frac{1}{bt_0}\right)}{\left(s + \frac{1}{ct_0}\right)\left(s + \frac{1}{dt_0}\right)}$$

prendendo le costanti a e b uguali alle due costanti di tempo maggiori di $H(s)$ e c e d in modo che il denominatore di $F(s)$ sia uguale a $P_2(s)$ a meno di una costante moltiplicativa (che il calcolo mostra essere di circa 0.999).

Tabella VIII.4

a	b	c	d
13.5	113	5.39281	69.8465

da cui in definitiva si ottiene, per il segnale $i_f(t)$ dopo il filtro l'espressione:

$$i_f(t) = i_0'(t) * h(t) * f(t) \approx i_0'(t) * e^{-\frac{t}{a t_0}}$$

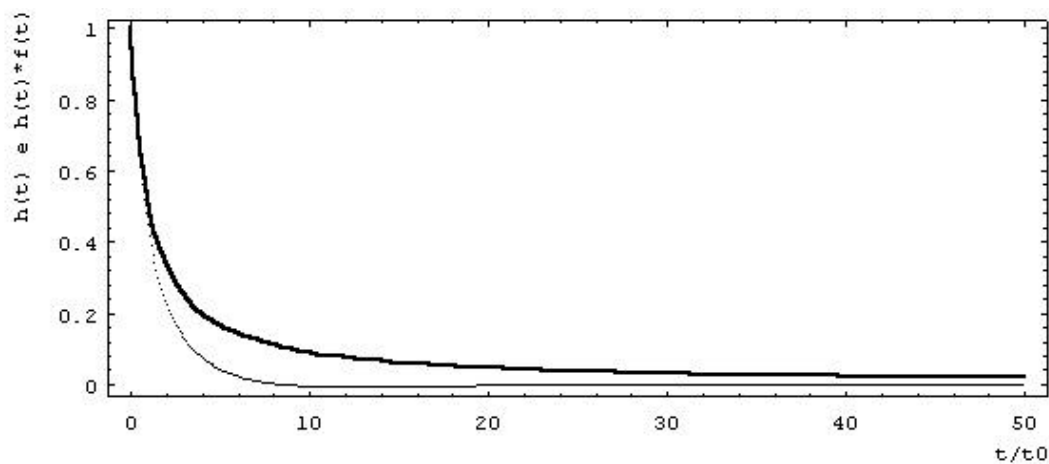


Figura VIII.18: confronto tra $h(t)$ (evidenziata) e la sua convoluzione con la risposta impulsiva del filtro $f(t)$.

La Figura VIII.18 mostra l'effetto del filtro di cancellazione: il segnale è praticamente a zero dopo un tempo $10 t/t_0$.

Abbiamo detto che in realtà il segnale prodotto dal rivelatore ha un tempo di salita diverso da zero, vogliamo capire l'effetto del filtro sul fronte iniziale.

Nella Figura VIII.19 è riportata la risposta in frequenza con indicate le posizioni di poli e zeri (pallini pieni), il filtro lascia invariate le componenti di alta frequenza per

cui il polo maggiore deve essere possibilmente inferiore alle frequenze tipiche del fronte iniziale.

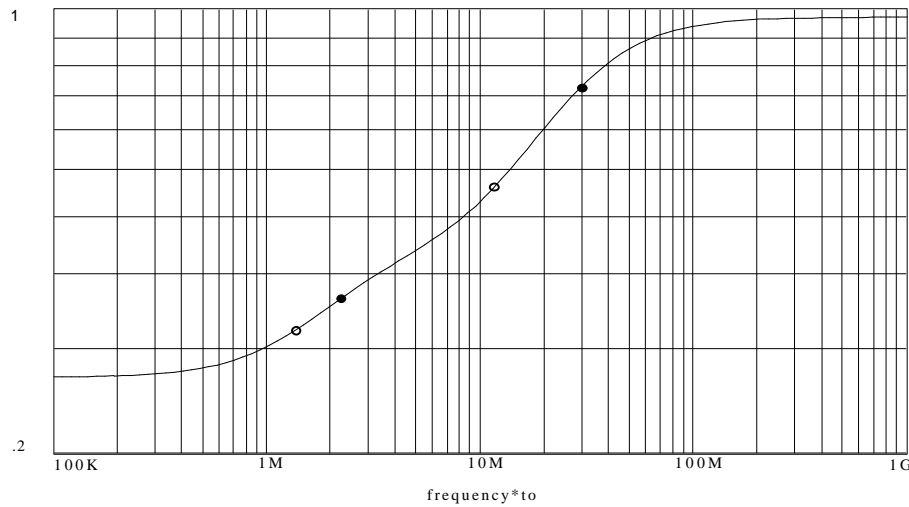


Figura VIII.19: risposta in frequenza normalizzata del filtro di tail cancellation.

Una conferma di questo fatto si ricava dalla Figura VIII.20 che mostra l'andamento del massimo della risposta del filtro al segnale in ingresso,

$$i(t) = \frac{1}{t + t_0}$$

in funzione della variazione della costante di cancellazione x del filtro rispetto a quella ottimale t_0 .

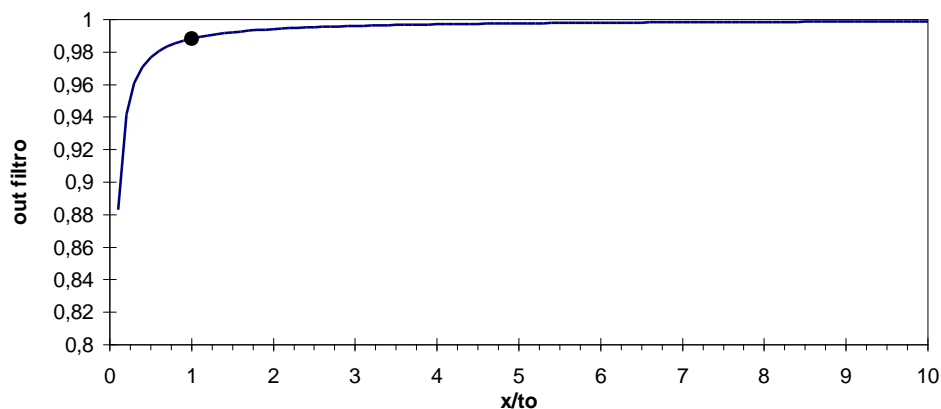


Figura VIII.20: ampiezza massima del segnale in uscita dal filtro.

Dalla figura si vede che lavorare con una costante di cancellazione inferiore a quella ottimale riduce l'ampiezza del segnale in uscita per l'attenuazione delle componenti a maggiore frequenza del segnale di ingresso.

VIII.6 DETERMINAZIONE DI t_0 PER LA CAMERA Q2

In base a quanto si è visto nel capitolo 2 relativamente ai contatori proporzionali possiamo facilmente calcolare teoricamente il valore del parametro t_0 ; introducendo nella formula che lo definisce il campo elettrico sulla superficie del filo al posto della tensione anodo-catodo V_0 , otteniamo:

$$t_0 = \frac{Pa}{2m^+} \frac{1}{E_0}$$

con il solito significato dei simboli, ricordando in particolare che a rappresenta il raggio dell'anodo.

Il campo elettrico superficiale per la camera Q2 è stato calcolato nel capitolo 3 ed è risultato pari a circa 150000 V/cm per una tensione anodo-strips di 1800 V; la mobilità si calcola facilmente nota la composizione della miscela, la legge di Blanc e ricordando il meccanismo di scambio ionico per cui in breve tempo derivano solo gli ioni a più basso potenziale di ionizzazione.

Tabella VIII.5

Gas	m (cm ² /Vs)
Ar	1.72
CO ₂	1.09

Nella **Errore. L'origine riferimento non è stata trovata.** è data la mobilità degli ioni di CO₂ nei gas utilizzati, da cui si ottiene per la mobilità nella miscela il valore di 1.58 cm²/Vs, considerato per a il valore di 25 μm si ottiene per t_0 il valore di 5.2 ns.

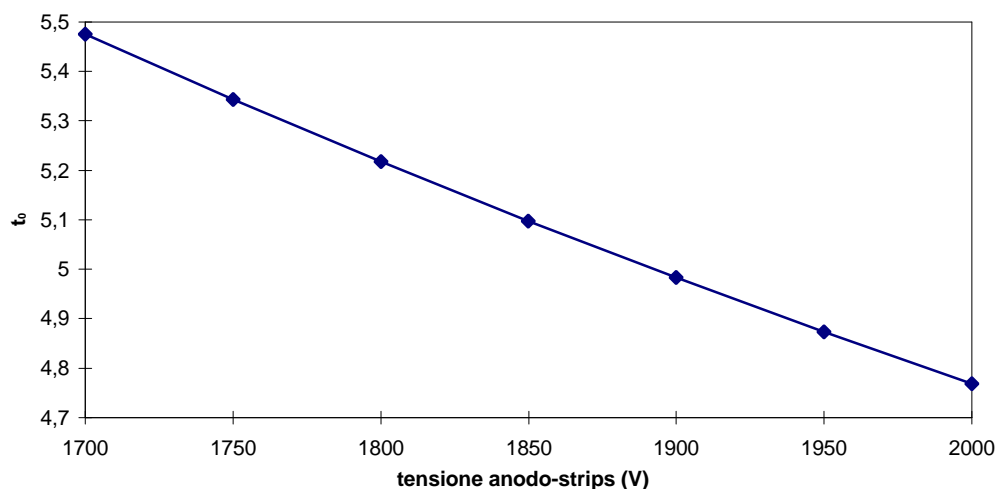


Figura VIII.21: t_0 in funzione della tensione anodo-strips calcolato mantenendo costanti a -1500 V e 1500 V catodi e strips.

Nella **Errore. L'origine riferimento non è stata trovata.** è mostrato l'andamento di t_0 in funzione della tensione anodo-strips mantenendo costanti a -1500 V e 1500 V catodi e strips: la variazione di 100 V causa una variazione di t_0 di circa il 6% il che è abbastanza rassicurante.

Abbiamo verificato l'effetto della filtratura di tail cancellation sui segnali medi della camera Q2 ricavati nel capitolo precedente relativamente alle tensioni di -1500 V , 1500 V e 3300 V (run 1, 5, 7 e 12) facendone la convoluzione con la risposta impulsiva del filtro con $t_0=5\text{ ns}$.

Nella Figura VIII.23 si vedono i segnali di ingresso e uscita con evidenziata la risposta del filtro; nel riquadro è riproposto, con scala dei tempi dilatata, il fronte iniziale.

La cancellazione è abbastanza buona con fronti iniziali dei segnali invariati anche se l'attenuazione del segnale fa pensare ad una costante di cancellazione troppo piccola; comunque diventa difficile integrare filtri con grandi costanti di tempo che richiedono valori elevati nei componenti.

Un'ulteriore analisi potrà in seguito determinare il tempo di salita per i singoli segnali tra due soglie fissate al variare della costante di cancellazione per calcolarne la distribuzione e poterle confrontare quantitativamente.

VIII.7 LA FUNZIONE DI TRASFERIMENTO DELL'ASD8

Nella Figura VIII.22 viene mostrato il circuito completo del formatore dell'ASD8, del quale vogliamo ricavare la funzione di trasferimento.

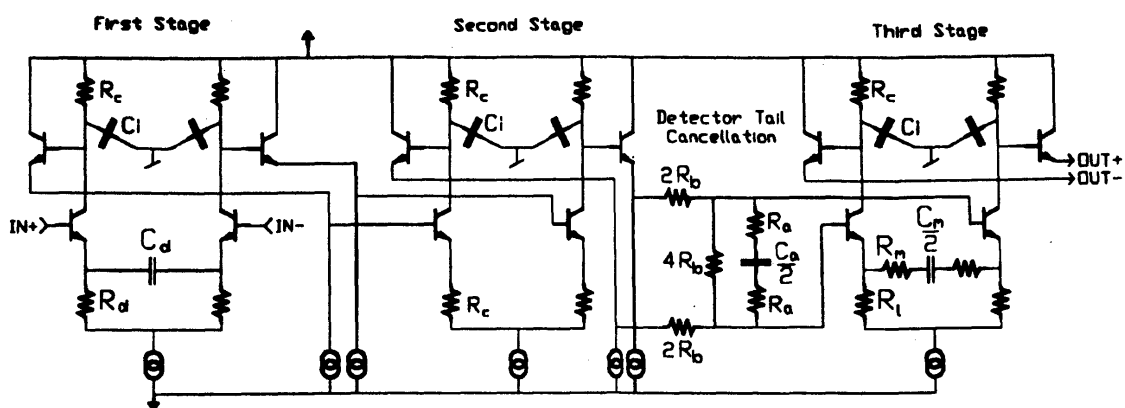


Figura VIII.22: circuito completo dello shaper.

La funzione di trasferimento completa dell'ASD8, tenuto conto della cancellazione polo-zero della costante di tempo del preamplificatore, è allora la seguente:

$$H_{ASD8}(s) = k \frac{1}{(1+s\tau_i)^3} \frac{(1+s\tau_0)(1+s\tau_0)}{(1+s\tau_0)(1+s\tau_0)}$$

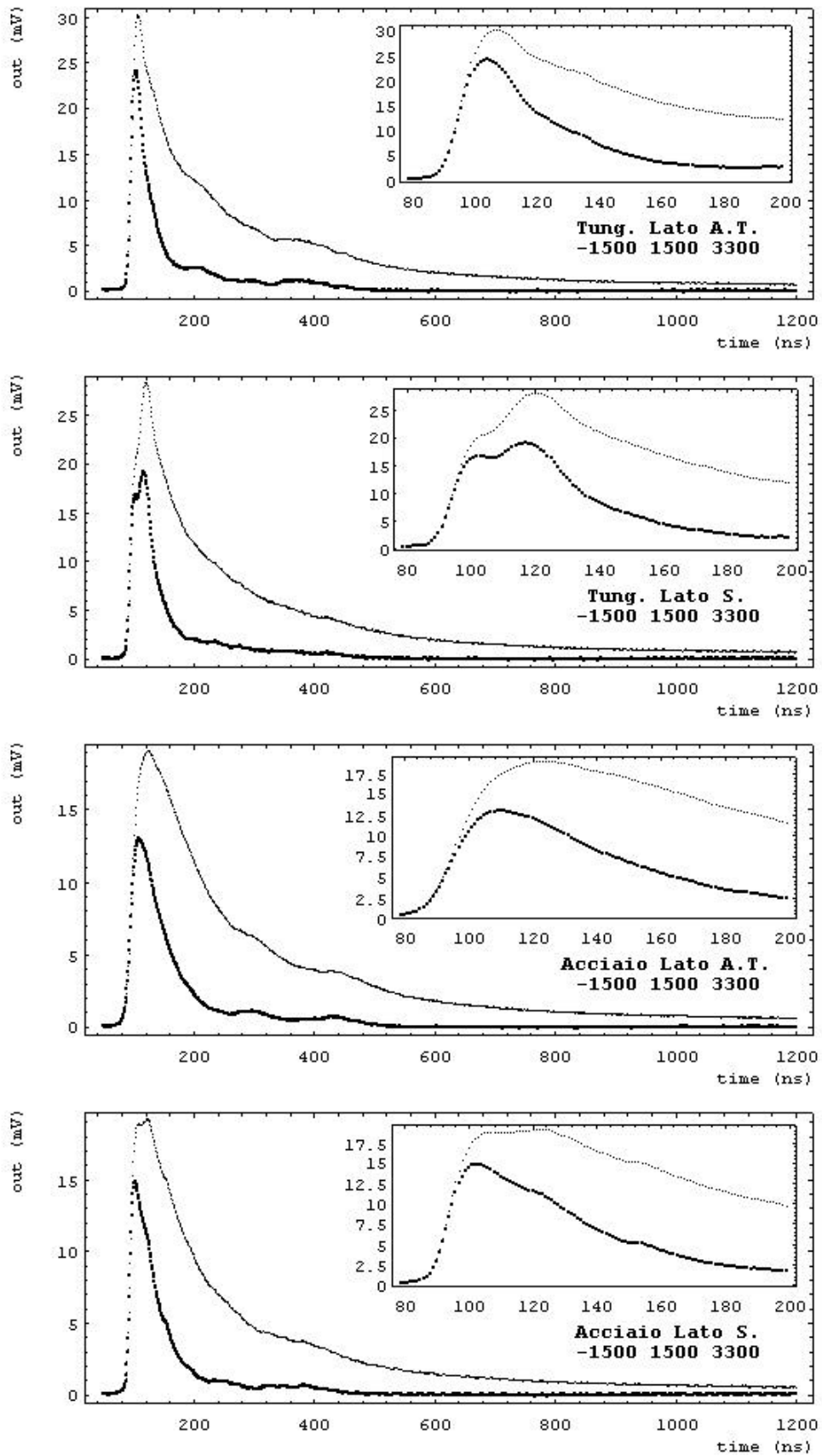


Figura VIII.23: confronto tra segnali medi prima e dopo il filtro di tail cancellation (5 ns).

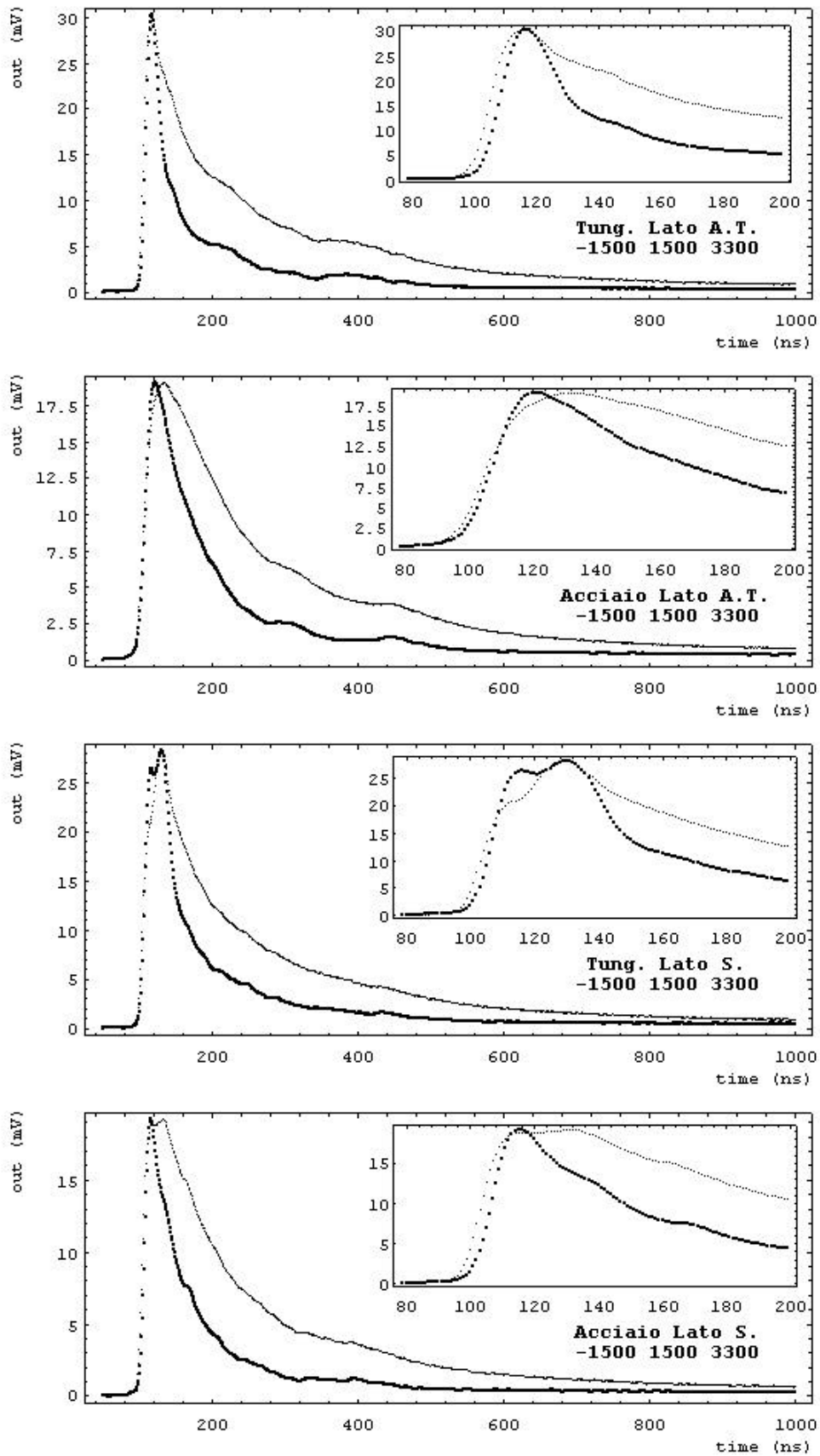


Figura VIII.24: risposta dell'ASD8 al segnale medio, tensioni -1500 1500 3300.

dove t_f è la costante di tempo dell'integrazione, k il guadagno in continua (circa 17.6 K Ω) e le altre costanti hanno il solito significato.

Abbiamo voluto verificare il comportamento di questa formatura sui segnali medi acquisiti con la camera Q2. Nella Figura VIII.24 sono riportati i risultati: abbiamo considerato le tensioni di lavoro più usate della camera (-1500, 1500 e 3300) variando il tipo di filo e la posizione della traccia lungo il filo (vedi setup del capitolo precedente, run 1, 5, 7 e 12).

Nei grafici è presentato il segnale in ingresso e quello in uscita (evidenziato) normalizzato, in modo da avere il massimo uguale a quello di ingresso per facilitare il confronto, nel riquadro è stata espansa la scala dei tempi per meglio osservare il fronte iniziale dei segnali.

Si può notare un leggero peggioramento sul fronte di salita dovuto alla triplice integrazione e come la cancellazione della coda sia insufficiente, quest'ultimo fatto costituisce un altro motivo per cui l'ASD8 è inadatto al front end per i DT di CMS; non ci sono particolari variazioni nei quattro casi considerati.

VIII.8 CONFRONTO TRA ASD8 E MAD

Per concludere vogliamo confrontare la risposta dell'ASD8 con quella del MAD per trarre delle utili indicazioni sul tipo di formatura da implementare.

Esplicitiamo innanzitutto la funzione di trasferimento del preamplificatore del MAD; trascurando il secondo polo molto più elevato del primo otteniamo:

$$H_{MAD}(s) = k \frac{1}{1 + s t_f}$$

dove k è il guadagno in continua (100 K Ω) e t_f la costante di tempo della rete di feedback (50 ns).

Come prima cosa abbiamo confrontato la risposta dei due integrati a dei segnali particolari presi dai run 1, 5, 7 e 12 (con tensioni di alimentazione della camera a -1500, 1500 e 3300) scelti tra quelli con fronte di salita rapido; i risultati si vedono nella Figura VIII.25 di pagina 192.

Nei grafici sono rappresentate le uscite dei due integrati assieme al segnale di ingresso (evidenziato) normalizzato, in modo che il massimo coincida con quello dell'ASD8, il segnale del MAD è facilmente distinguibile dalla lunga costante di decadimento: in tutti i casi si nota un fronte di salita maggiore per il MAD associato ad una considerevole riduzione nel rumore.

Da notare per l'ASD8 come al variare del segnale sembri cambiare il t_0 e ciò ne rende abbastanza problematica la scelta ottimale.

Per confrontare quantitativamente la rapidità del fronte iniziale dei segnali in uscita dai due integrati abbiamo quindi calcolato il tempo di salita, tra due soglie fissate, per tutti gli eventi acquisiti nei run 1, 5, 7 e 12. Il calcolo è stato fatto nei tre casi descritti in Tabella VIII.6: l'intervallo tra le due soglie è stato scelto in modo da avere una sufficiente larghezza nelle distribuzioni dei tempi, mentre la soglia minima è quella che ci permette di operare con una certa tranquillità appena sopra il rumore.

Tabella VIII.6

	Soglia
Caso 1	4 mV - 8 mV
Caso 2	8 mV - 12 mV
Caso 3	12 mV - 16 mV

Nella Figura VIII.26 sono mostrati i risultati per il lato alta tensione mentre nella Figura VIII.27 quelli per il lato segnali.

Viene confermato quanto detto precedentemente con un picco molto netto e stretto per l'ASD8 con una coda dovuta al rumore, maggiore per le soglie più basse. Il MAD, viceversa, ha una maggiore larghezza nelle distribuzioni e un maggiore tempo di salita, ma dimostra di poter lavorare a soglie inferiori.

Sono attualmente allo studio due soluzioni per realizzare la formatura. La prima ipotesi segue la strada dell'ASD8: aggiunta di un semplice filtro per ridurre il rumore e di un filtro di tail cancellation utilizzando, probabilmente, solo una cancellazione polo-zero, dato il valore abbastanza grande richiesto alle costanti di tempo della seconda cancellazione, difficilmente integrabili.

La seconda ipotesi consiste nell'utilizzo di un filtro time-variant comandato dall'impulso del monostabile: non appena il segnale fa scattare il discriminatore viene modificata la risposta del filtro in modo da tagliare in breve tempo la lunga coda; questa soluzione permetterebbe nello stesso tempo di realizzare un ripristino della linea di base.

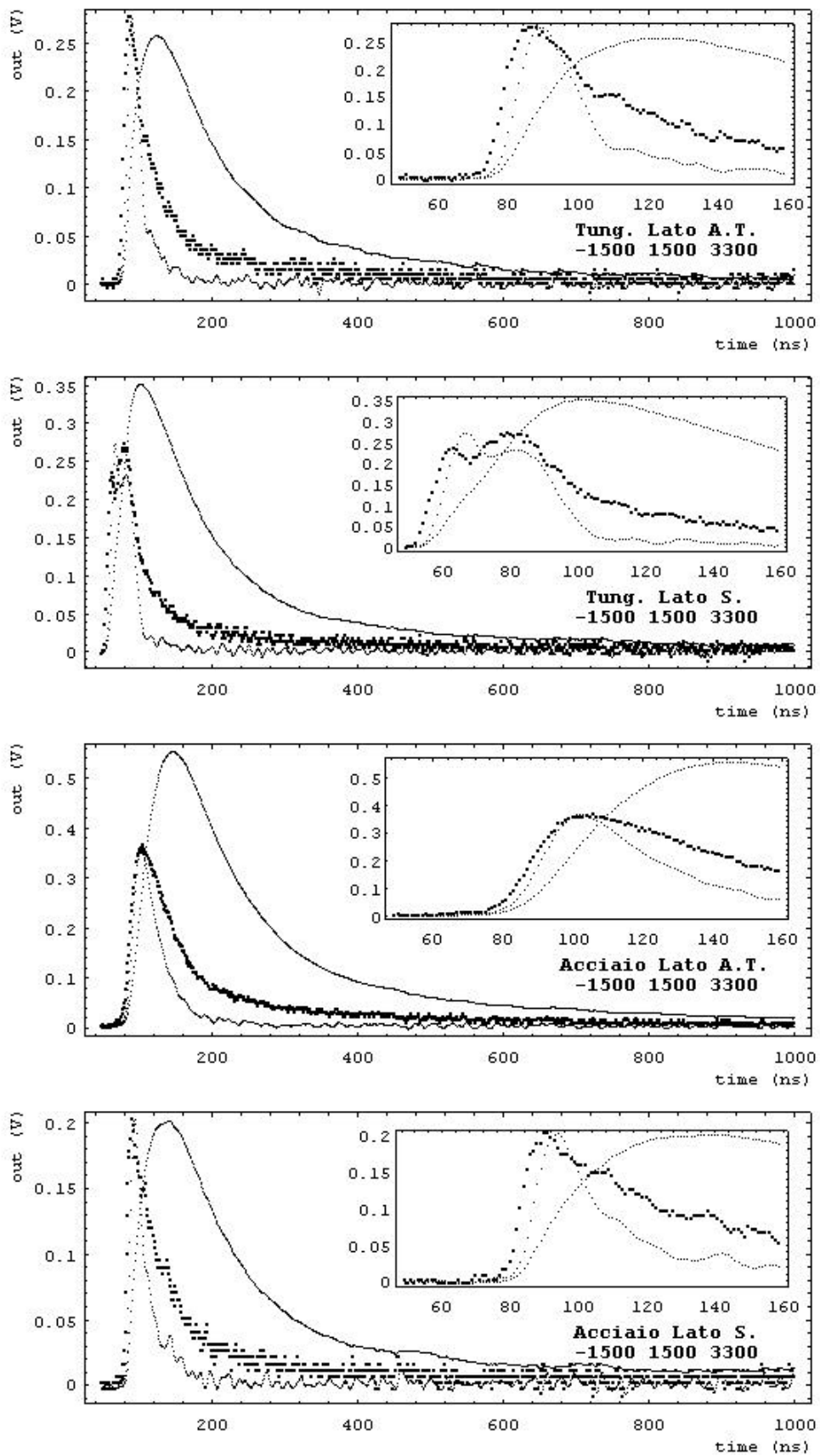


Figura VIII.25: confronto della formatura dell'ASD8 con quella del MAD.

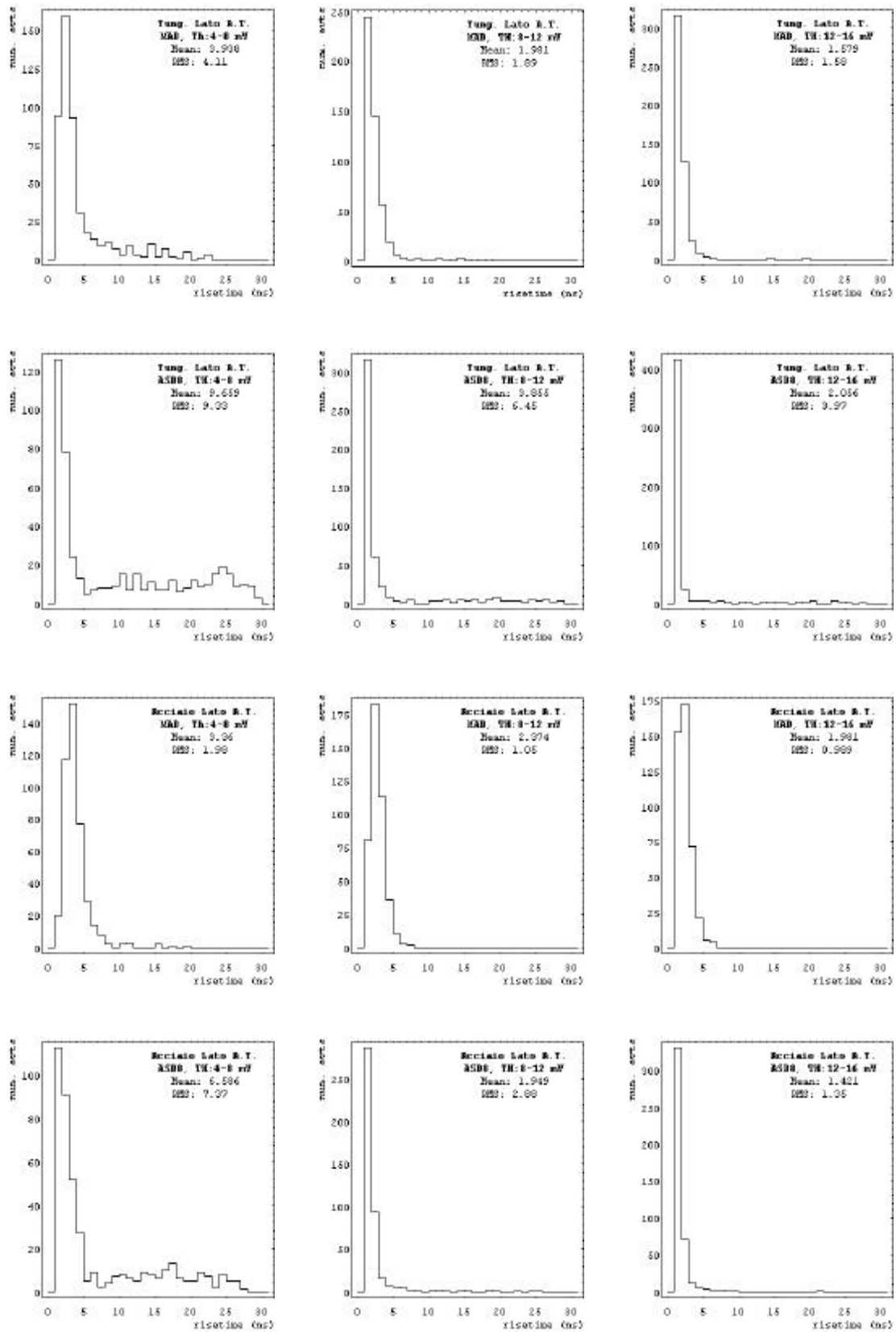


Figura VIII.26: confronto del risetime tra due soglie fra l'ASD8 e il MAD.

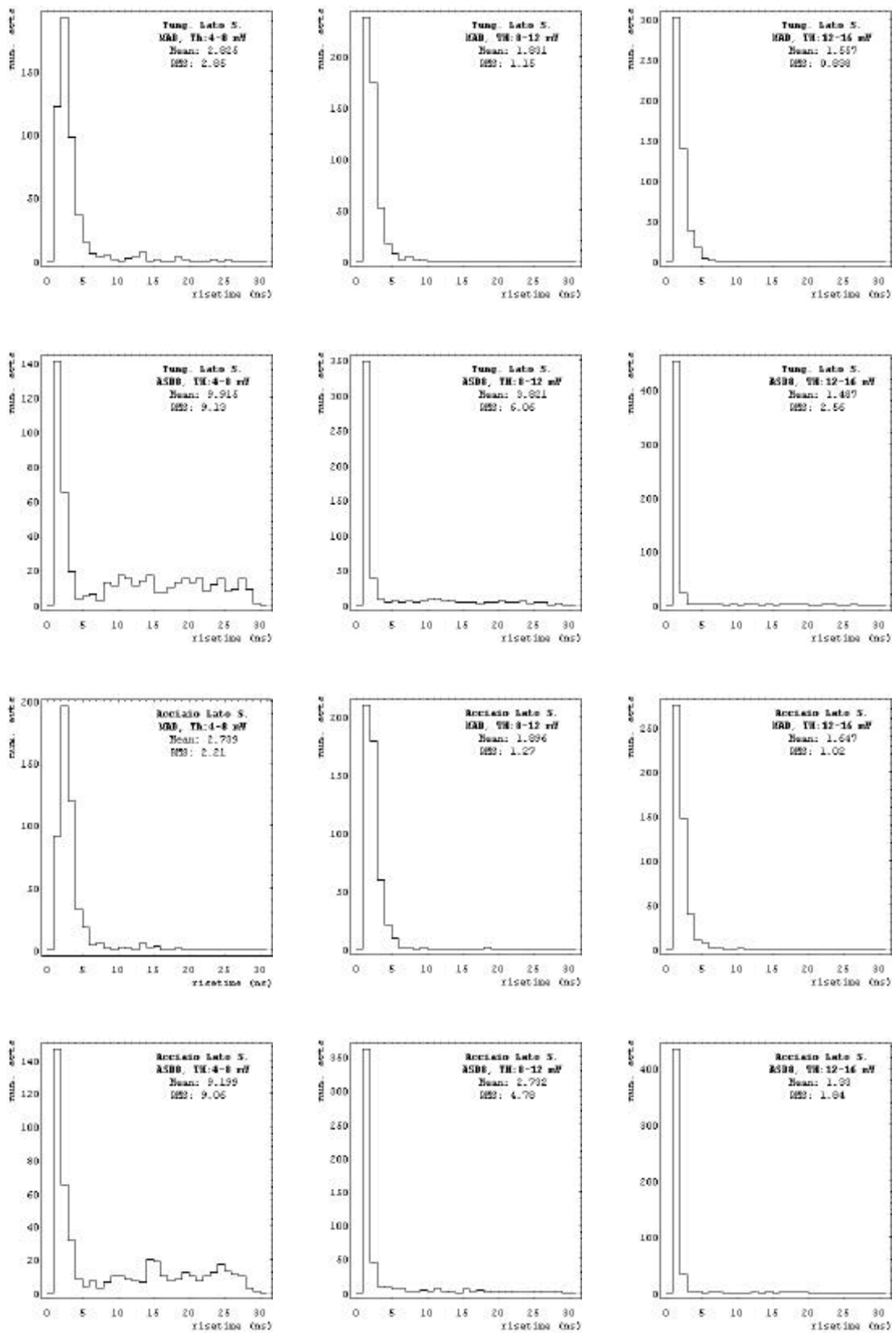


Figura VIII.27: confronto del rsetime tra due soglie fra l'ASD8 e il MAD.